

## INS6104AJ

## —1:4 低抖动时钟缓冲器

## 特性

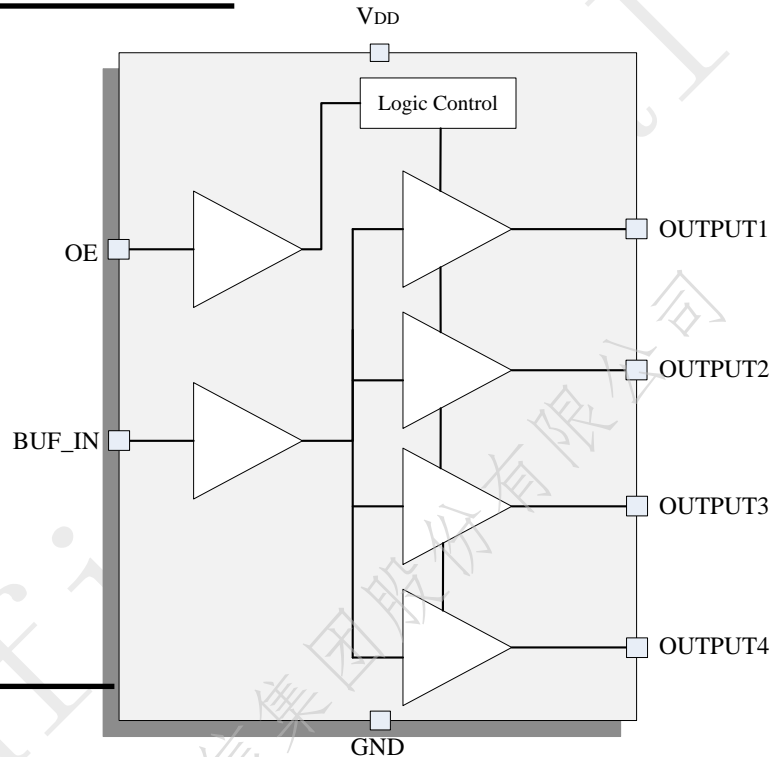
- 低偏斜输出（50ps）
- 低功耗 CMOS 技术
- 工作电压 3.3V/2.5V ± 5%
- 输出三态控制
- 兼容 3.6V 输入参考时钟
- 完全符合 Lead-Free 和 Fully RoHS 规定
- 温度范围：-40°C ~ +85°C (军温)
- 封装尺寸：SOIC-8

## 应用

- BBU、RRU 和有线通信
- 服务器、计算、PCIE
- 交换机、路由器、线卡、定时板卡

## 描述

INS6104AJ 是一款低偏斜、单输入四输出的扇出缓冲器，输入时钟被分配成四路 LVCMOS 输出，可以通过 OE 管脚控制输出。INS6104AJ 的工作电压为 3.3V/2.5V。



修订记录表

版本	修改内容	起草	修正日期
V1.0	首次发布		2023. 2. 7

# 目录

1	产品概述.....	4
2	原理框图.....	4
3	管脚定义.....	5
4	电气参数.....	5
5	功能描述.....	7
6	环境说明.....	9
7	封装尺寸.....	10
8	包装信息.....	11

Confidential  
FOR 广州海格通信集团股份有限公司

## 1 产品概述

INS6104AJ 是一款低偏斜、单输入四输出的扇出缓冲器，输入时钟被发分成四路 LVC MOS 输出，可以通过 OE 管脚控制输出。INS6104AJ 的工作电压为 3.3V/2.5V。

## 2 原理框图

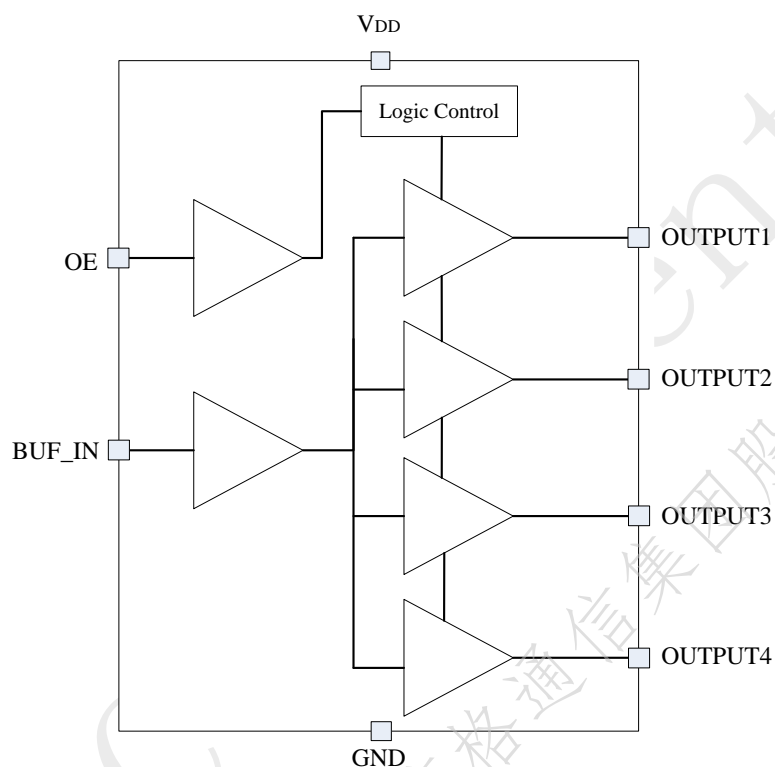


图 1 原理框图

### 3 管脚定义

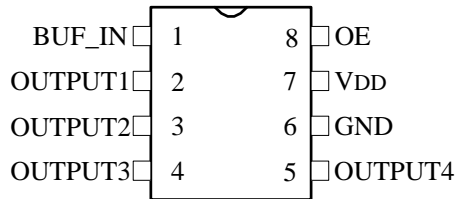


图 2 管脚分布图

表 1 管脚定义

管脚号	管脚名称	类型	说明
1	BUF_IN	IN	时钟输入, 兼容 3.3V
2	OUTPUT1	OUT	时钟输出 1
3	OUTPUT2	OUT	时钟输出 2
4	OUTPUT3	OUT	时钟输出 3
5	OUTPUT4	OUT	时钟输出 4
6	GND	GND	地
7	V <sub>DD</sub>	PWR	2.5V 或者 3.3V
8	OE	IN	输出使能 0: 输出信号高阻 1: 使能时钟输出

\* IN: 输入信号  
OUT: 输出信号  
PWR: 电源  
GND: 地

### 4 电气参数

表 2 绝对参数

当芯片的工作条件超过下表中规定的最大绝对值时, 可能导致芯片永久损坏; 长时间在最大绝对值条件下工作, 可能会影响芯片的寿命和可靠性。

参数	符号	额定值	单位
供电电压	V <sub>DD</sub>	-0.5~4.6	V
输入电压	V <sub>IN</sub>	-0.5~V <sub>DD</sub> +0.5	V
输出电压	V <sub>OUT</sub>	-0.5~V <sub>DD</sub> +0.5	V
储存温度范围	T <sub>STG</sub>	-65~150	°C
最大结温	T <sub>J</sub>	150	°C
结到周围环境的热阻	θ <sub>JA</sub>	123	°C/W

表 3 推荐工作条件

测试条件： $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，推荐芯片在下表标明的额定电气范围内工作。

参数	符号	数值			单位	备注
		最小值	典型值	最大值		
供电电压	$V_{DD}$	3.135	3.3	3.465	V	
		2.375	2.5	2.625		
静态电流	$I_{VDD}$		20		mA	$V_{DD}=3.3\text{V}$
每路输出功耗电容	$C_{PD}$		9		pF	$V_{DD}=3.3\text{V}$ , $F_{OUT}=100\text{MHz}$
环境温度	$T_A$	-40		85	$^{\circ}\text{C}$	军温

表 4 输入控制信号特性

测试条件： $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ， $2.375\text{V} \leq V_{DD} \leq 3.465\text{V}$ ，测试频率为 100MHz；除特殊说明。

参数	符号	数值			单位
		最小值	典型值	最大值	
控制信号特性 (OE)					
输入高电平电流	$I_{IH}$			40	$\mu\text{A}$
输入低电平电流	$I_{IL}$	-40			$\mu\text{A}$
输入高电平电压	$V_{IH}$	$0.7 * V_{DD}$			V
输入低电平电压	$V_{IL}$			$0.3 * V_{DD}$	V

表 5 BUF\_IN 输入特性

测试条件： $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ， $2.375\text{V} \leq V_{DD} \leq 3.465\text{V}$ ，测试频率为 100MHz；除特殊说明。

参数	符号	数值			单位
		最小值	典型值	最大值	
频率	$F_{BUF\_IN}$			100	MHz
输入高电平电压	$V_{IH}$	$0.7 * V_{DD}$		$V_{DD} + 0.3$	V
输入低电平电压	$V_{IL}$	-0.3		$0.3 * V_{DD}$	V

表 6 输出特性

测试条件： $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ， $2.375\text{V} \leq V_{DD} \leq 3.465\text{V}$ ，测试频率为 100MHz，负载为 5pF 并联 50 $\Omega$ ；除特殊说明。

参数	符号	数值			单位	备注
		最小值	典型值	最大值		
输出高电平	$V_{OH}$	$0.8 * V_{DD}$			V	$V_{DD}=2.375 \sim 3.465\text{V}$
输出低电平	$V_{OL}$			$0.2 * V_{DD}$	V	$V_{DD}=2.375 \sim 3.465\text{V}$
输出直流阻抗	$R_0$		15		$\Omega$	$V_{DD}=3.3\text{V}$

			20		Ω	V <sub>DD</sub> =2.5V
输出频率	F <sub>OUT</sub>	0		100	MHz	
占空比	Duty Cycle	45	50	55	%	
输出偏斜	t <sub>Skew</sub> <sup>(*)</sup>		30	50	ps	
芯片与芯片之间偏斜	t <sub>PDP</sub> <sup>(*)</sup>			2	ns	
输出时延	t <sub>Delay</sub>	1.5	1.95	4.0	ns	V <sub>DD</sub> =3.3V
		1.8	2.4	4.4	ns	V <sub>DD</sub> =2.5V
上升/下降时间	t <sub>Rise</sub> /t <sub>Fall</sub>		3.0		ns	V <sub>DD</sub> =3.3V C <sub>L</sub> =15pF
			4.4		ns	V <sub>DD</sub> =3.3V C <sub>L</sub> =50pF
			5.0		ns	V <sub>DD</sub> =3.3V C <sub>L</sub> =100pF
随机附加抖动 (RMS)	t <sub>J</sub>		50		fs	F <sub>OUT</sub> =25MHz 输入压摆率≥2V/ns C <sub>i</sub> =5pF 12kHz to 20MHz
输出使能/去使能时间	t <sub>EN</sub>			2	Cycle	

\* 该参数基于芯片设计定义，非实际测试值。

## 5 功能描述

### 控制信号

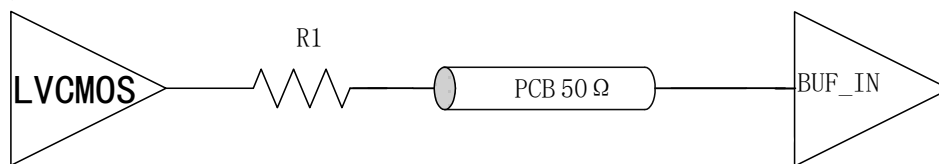
输出使能 OE 的高电平是相对电源电压 V<sub>DD</sub> 来说的，使用 OE 管脚来控制时钟输出，具体参考表 7。

表 7 输出使能

OE	输出状态
0	高阻
1	使能输出

### 输入时钟

LVC MOS 输入时钟的频率高达 100MHz，R1 为源端阻抗匹配，靠近信号驱动源输出管脚放置(≤200mil)

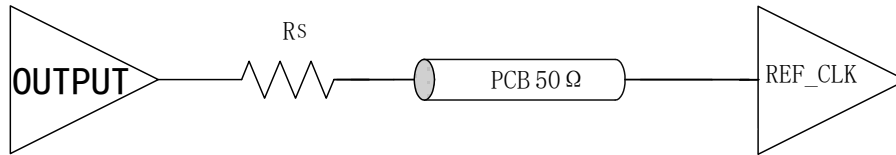


R1 : Source end matching Resistor

图 3 LVC MOS 输入

## 输出时钟

INS6104AJ 有 4 路 LVCMOS 输出, 如果走线长于 1 inch, 在每个时钟输出放置一个端接电阻。



Rs : Source end matching Resistor  
Rs+Ro=50 Ω

图 4 输出端接

表 8 输入和输出时钟状态

输入时钟	输出时钟
BUF_IN=Logic High	Logic High
BUF_IN=Logic Low	Logic Low

### 注意

- 不使用的时钟输出, 建议悬空, 这样可以最小化容抗, 从而减少输出电流。

## 工作电源

INS6104AJ 支持 2.5V 和 3.3V 供电。

### 注意

- 尽量靠近每个电源管脚放置 0.1uF 或 0.01uF 的 bypass 电容
- 靠近器件放置若干 0.1uF 至 10uF 的去耦电容



## 6 环境说明

表 9 环境说明

属性	值	单位	备注
静电等级	±2000V	V	HBM, 参照 ANSI/ESDA/JEDEC JS-001-2010
	±800V	V	CDM, 参照 JEDEC specification JESD22-C101

\* HBM: Human body model

CDM: Charged-device model

# 7 封装尺寸

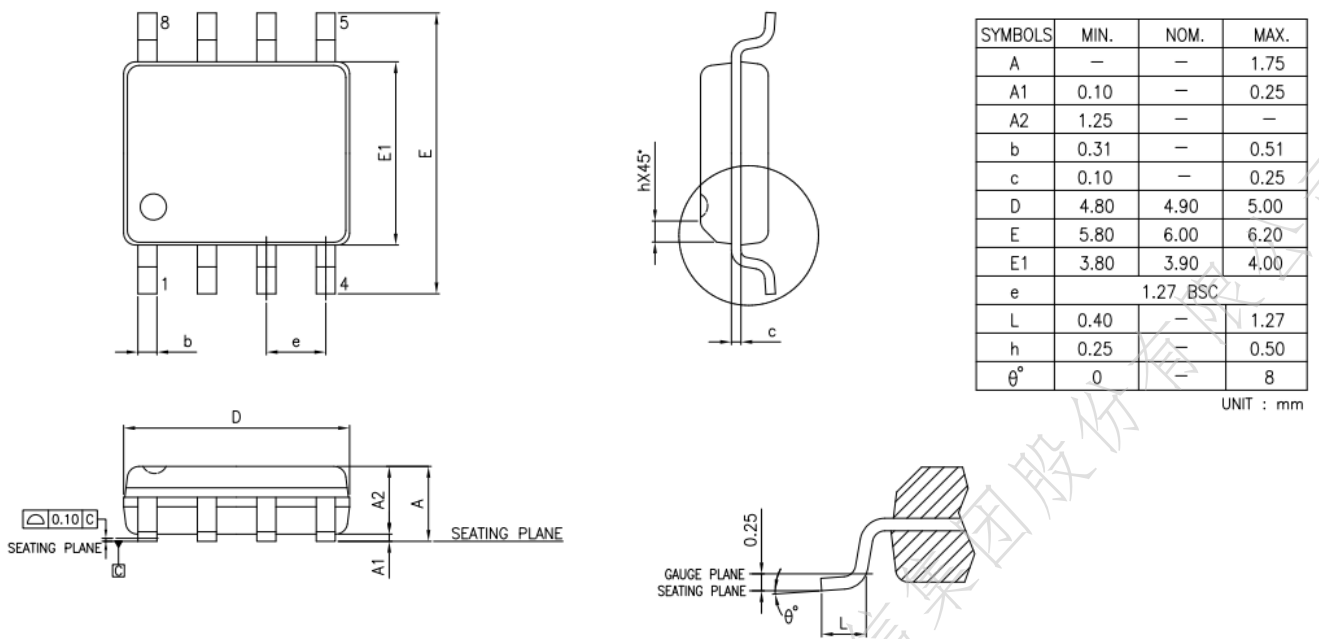
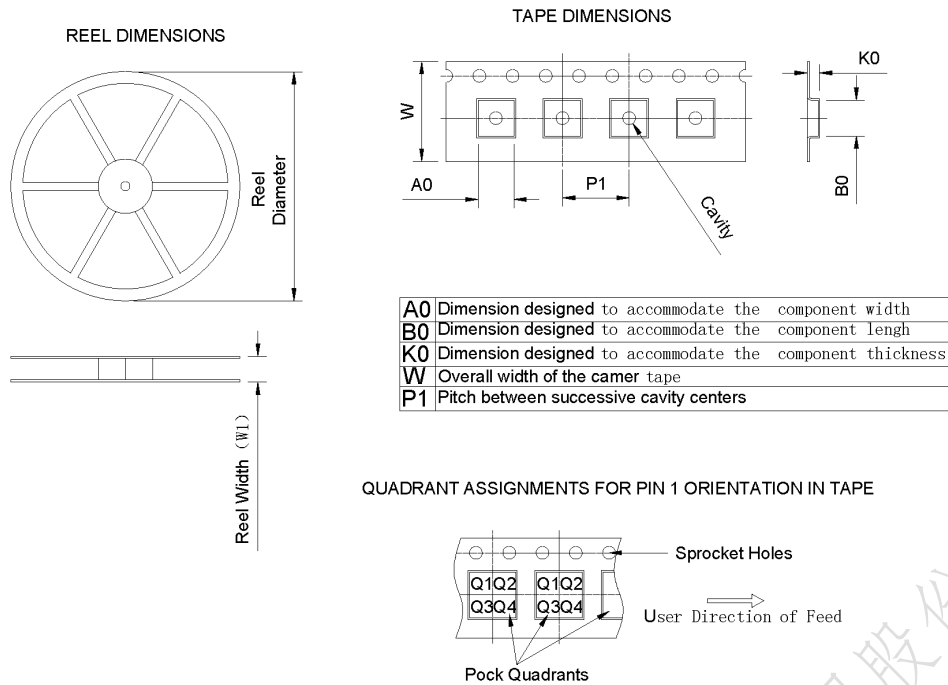


图 5 封装尺寸图

## 8 包装信息



Device	Package Type	Pins	SPQ	Reel Diameter (mm)	Reel Width W1(mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	PIN1 Quadrant
INS6104AJ	SOP	8	3000	330±1	12.4±0.2	6.40	5.30	2.10	8.00±0.1	12.00±0.1	Q1

图 6 包装信息