

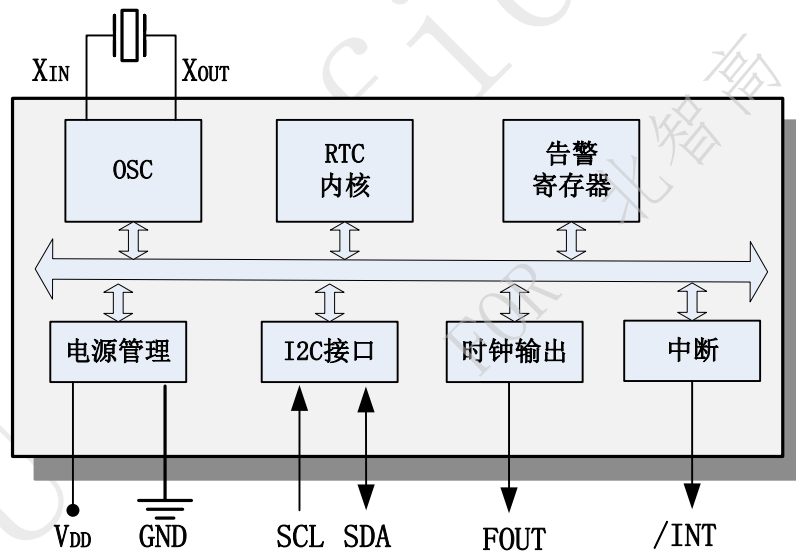


INS5101A — I²C 低功耗 RTC 实时时钟芯片

特性

- 低功耗: 0.5 μ A(典型值)
- 电压输入范围: 1.1V ~ 5.5V
- 闹钟、定时器、中断
- 温度范围: -40 $^{\circ}$ C ~ +85 $^{\circ}$ C
- 频率输出
- 闰年自动调整功能
- 通信接口类型: I²C 总线接口
- 封装尺寸: 4.9*6.0*1.6mm (SOP8)
- 128bit RAM 内置

原理框图



说明

INS5101A 是一款低功耗、分离式实时时钟芯片。具有 I²C 通信接口，支持日历（年，月，日，时，分，秒）、闹钟和定时器功能。采用贴片 SOP8 封装，适用于三表、便携式终端及其他小型电子仪器等。



目录

1	产品概述	5
2	原理框图	5
3	特性	5
4	管脚定义	6
5	电气特性	7
5.1	绝对参数.....	7
5.2	额定工作参数.....	7
5.3	振荡器特性.....	7
5.4	直流电气特性.....	8
5.5	交流特性.....	9
6	用户寄存器.....	10
6.1	寄存器列表.....	10
6.2	寄存器详细描述.....	11
6.2.1	时间寄存器.....	11
6.2.2	闹钟寄存器.....	12
6.2.3	定时器寄存器.....	13
6.2.4	扩展寄存器.....	13
6.2.5	标志寄存器.....	14
6.2.6	控制寄存器.....	14
6.2.7	中断请求寄存器.....	15
7	I ² C 总线接口	16
7.1	注意事项.....	16
7.2	总线地址.....	16
7.3	总线协议.....	16
7.3.1	写序列.....	16
7.3.2	读序列.....	17
8	回流焊曲线.....	19



9	封装尺寸图.....	19
10	包装信息	20

DAPU Confidential
FOR 北智高



1 产品概述

INS5101A 是一款低功耗、分离式实时时钟芯片。具有 I²C 通信接口，支持日历（年，月，日，时，分，秒）、闹钟和定时器功能。采用贴片 SOP8 封装，适用于安防、便携式终端及其他电子仪器等。

2 原理框图

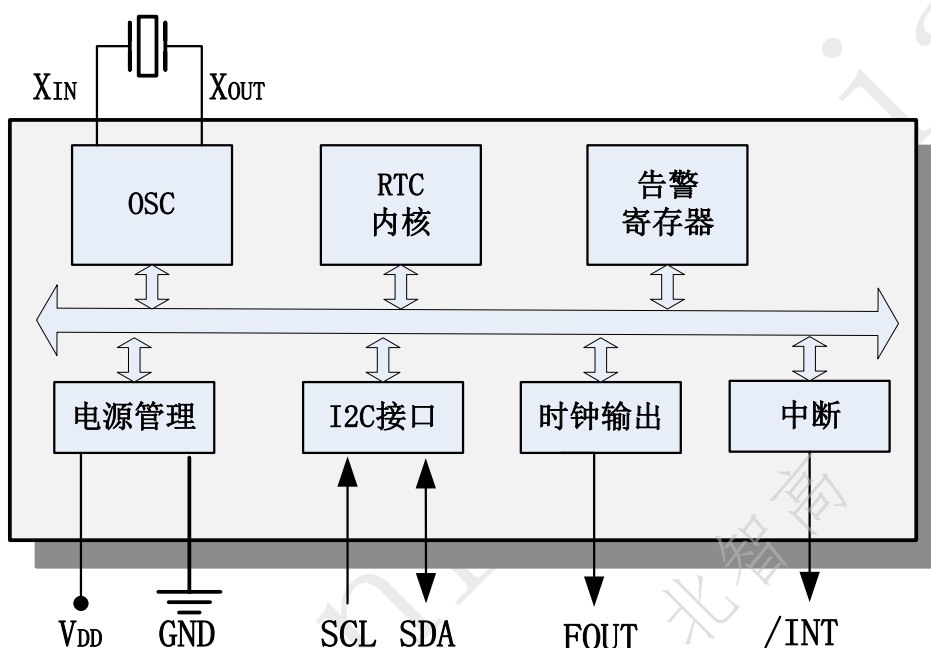


图 1 原理框图

3 特性

- 低功耗：0.5 μ A(典型值)
- 通信接口类型：I²C 总线接口
- 电压输入范围：1.1V ~ 5.5V
- 温度范围：-40 $^{\circ}$ C ~ +85 $^{\circ}$ C
- 闰年自动调整功能
- 闹钟、定时、中断
- 频率输出
- 内置 128bit RAM
- 封装尺寸：4.9*6.0*1.6mm (SOP8)



4 管脚定义

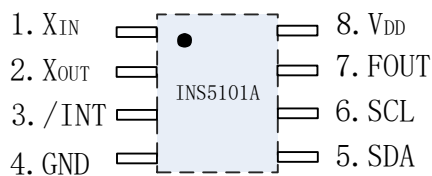


表1. 管脚定义

管脚号	管脚名称	I/O 方向	说明
1	X_{IN}	In	振荡器输入
2	X_{OUT}	Out	振荡器输出
3	/INT	Out	可配置输出为闹钟、定时器、时间更新中断和 FOUT 输出，低电平有效（OPEN-DRAIN）
4	GND	-	地
5	SDA	In/Out	I ² C 数据信号
6	SCL	In	I ² C 时钟信号
7	FOUT	Out	可配置输出为定时器（低电平有效）和 FOUT 输出，（CMOS）
8	V_{DD}	-	电源输入



5 电气特性

5.1 绝对参数

表2. 绝对参数

参数	记号	数值			单位	备注
		最小值	典型值	最大值		
主电源	V _{DD}	-0.3		6.5	V	
I/O 输入电压	V _{IN}	GND-0.3		6.5	V	SCL, SDA 输入
时钟输出电压 1	V _{OUT1}	GND-0.3		V _{DD} +0.3	V	FOUT
时钟输出电压 2	V _{OUT2}	GND-0.3		6.5	V	SDA, /INT 输出
储存温度	T _{STG}	-55		125	°C	

5.2 额定工作参数

表3. 额定工作参数

参数	记号	数值			单位	备注
		最小值	典型值	最大值		
主电源(常规模式)	V _{DD}	1.6	3.0	5.5	V	*
主电源(时间保持)	V _{DD}	1.1	3.0	5.5	V	*
低电压检测	V _{LOW}			1.3	V	
管脚输入电压	V _{PIF}			5.5	V	SDA, /INT
工作温度	T _{OPR}	-40	25	85	°C	

* 注：在上电起振时间内，必须提供 1.6V 以上电压确保振荡电路稳定起振。

5.3 振荡器特性

表4. 振荡器特性

参数	符号	数值			单位	备注
		最小值	典型值	最大值		
外置晶体 (32.768KHz)						
等效串阻	R _S			+100	K Ω	
负载电容	C _L		12.5		pF	RTC 芯片内置负载电容
FOUT 占空比	t _w /t	40	50	60	%	



5.4 直流电气特性

表5. 直流特性

参数	符号	数值			单位	备注	
		最小值	典型值	最大值			
平均电流 1	I_{DD1}		0.52		uA	$V_{DD}=5.0V$	输入管脚为低, $f_{SCL}=0Hz$, /INT, FOUT=OFF TSEL2= "1", @25°C。
平均电流 2	I_{DD2}		0.5			$V_{DD}=3.0V$	
平均电流 3	I_{DD3}		0.6			$V_{DD}=5.0V$	$f_{SCL}=0Hz$, FOUT=OFF, /INT=32.768 kHz, @25°C。
平均电流 4	I_{DD4}		0.57			$V_{DD}=3.0V$	
平均电流 5	I_{DD5}		0.6			$V_{DD}=5.0V$	$f_{SCL}=0Hz$, /INT=OFF, FOUT=1024Hz, CL=15 pF, @25°C
平均电流 6	I_{DD6}		0.57			$V_{DD}=3.0V$	
输入高电平	V_{IH}	$0.8*V_{DD}$		5.5	V	SCL, SDA 脚	
输入低电平	V_{IL}	GND-0.3		$0.2*V_{DD}$	V		
输出高电平	V_{OH1}	4.5		5.0	V	$V_{DD}=5V, I_{OH}=-1mA$	FOUT
	V_{OH2}	2.7		3.0		$V_{DD}=3V, I_{OH}=-0.5mA$	
输出低电平	V_{OL1}	GND		GND+0.25	V	$V_{DD}=5V, I_{OL}=1mA$	/INT
	V_{OL2}	GND		GND+0.4		$V_{DD}=3V, I_{OL}=1mA$	
	V_{OL3}	GND		GND+0.5	V	$V_{DD}=5V, I_{OL}=1mA$	FOUT
	V_{OL4}	GND		GND+0.3		$V_{DD}=3V, I_{OL}=0.5mA$	
输入漏电流	I_{LK}	-0.1		0.1	uA	SDA, SCL 脚, $V_{IN} = V_{DD}$ 或 GND	
输出漏电流	I_{OZ}	-0.1		0.1	uA	SDA, SCL 脚, $V_{IN} = V_{DD}$ 或 GND	



5.5 交流特性

表6. 交流特性

V_{DD} =1.6V~5.5V; Ta=-40℃~+85℃

参数	符号	数值			单位
		最小值	典型值	最大值	
SCL 时钟频率	f _{SCL}			400	kHz
SCL 低电平时间	t _{LOW}	1.3			us
SCL 高电平时间	t _{HIGH}	0.6			us
开始条件保持时间	t _{HD; STA}	0.6			us
开始条件建立时间	t _{SU; STA}	0.6			us
停止条件建立时间	t _{SU; STO}	0.6			us
从停止到开始的恢复时长	t _{RCV}	1.3			us
数据建立时间	t _{SU; DAT}	100			ns
数据保持时间	t _{HD; DAT}	0			ns
SCL, SDA 输入上升时间	t _r			0.4	us
SCL, SDA 输入下降时间	t _f			0.4	us

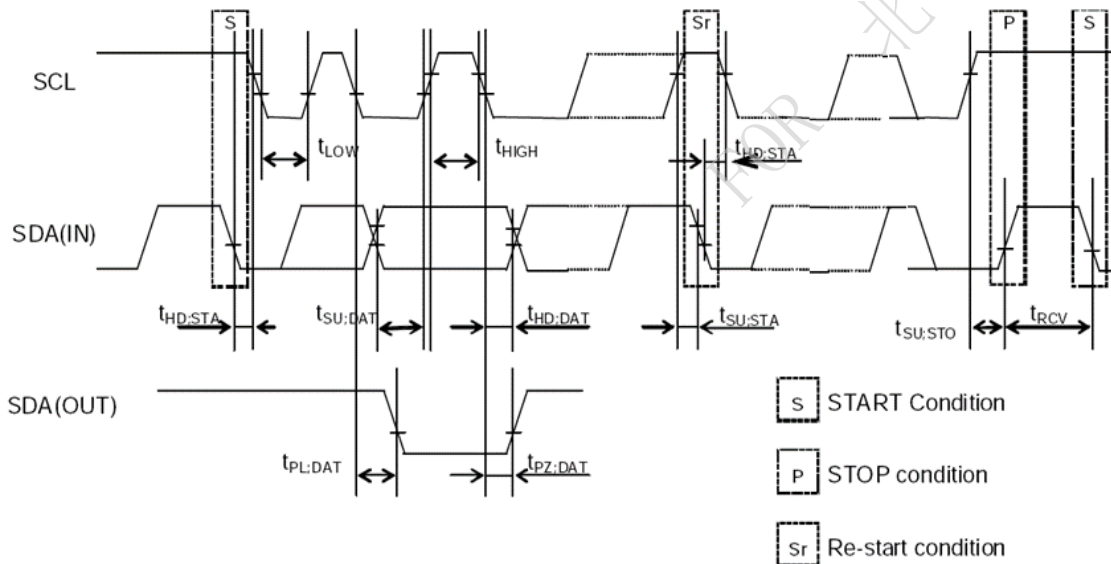


图 2 I²C 时序图

注：当主设备通过 I2C 总线访问本设备时，从发送启动条件到发送停止的所有通信应在 1 秒内完成。如果超过 1 秒，I2C 总线接口将通过内部总线超时功能复位。



6 用户寄存器

6.1 寄存器列表

地址 0x10~0x16: 基本时间和日历寄存器。

地址 0x18~0x1F: 控制, 标志, 扩展寄存器组

地址 0x20~0x2F: RAM 寄存器组。

地址 0x32: 中断控制寄存器。

表7. 寄存器总表

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	读/写
0x10	SEC	○	BCD 码, 秒十位, 0-5			BCD 码, 秒个位, 0-9				R/W
0x11	MIN	○	BCD 码, 分十位, 0-5			BCD 码, 分个位, 0-9				R/W
0x12	HOUR	○	○	BCD 码, 时十位, 0-2		BCD 码, 时个位, 0-9				R/W
0x13	WEEK	○	6	5	4	3	2	1	0	R/W
0x14	DAY	○	○	BCD 码, 日十位, 0-3		BCD 码, 日个位, 0-9				R/W
0x15	MONTH	○	○	○	BCD 码, 月 十位, 0-1	BCD 码, 月个位, 0-9				R/W
0x16	YEAR	BCD 码, 年十位, 0-9			BCD 码, 年个位, 0-9				R/W	
0x17	RSV	保留位								R/W
0x18	MIN Alarm	AE	BCD 码, 分十位, 0-5			BCD 码, 分个位, 0-9				R/W
0x19	HOUR Alarm	AE	●	BCD 码, 时十位, 0-2		BCD 码, 时个位, 0-9				R/W
0x1A	WEEK Alarm	AE	6	5	4	3	2	1	0	R/W
	DAY Alarm		●	BCD 码, 日十位, 0-3		BCD 码, 日个位, 0-9				R/W
0x1B	Timer Counter 0	128	64	32	16	8	4	2	1	R/W
0x1C	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256	R/W
0x1D	Extension Register	FSEL [1]	FSEL [0]	USEL	TE	WADA	TSEL [2]	TSEL [1]	TSEL [0]	R/W
0x1E	Flag Register	○	○	UF	TF	AF	保留位	VLF	○	R/W
0x1F	Control Register	TEST	STOP	UIE	TIE	AIE	TSTP	保留位	保留位	R/W
0x20										R/W



地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	读/写
0x2F	RAM	●	●	●	●	●	●	●	●	
0x30	RSV	保留位								R/W
0x31	RSV	保留位								R/W
0x32	INT Control	○	保留位	保留位	保留位	○	TMPIN	FOPIN [1]	FOPIN [0]	R/W

注:

1. 在上电初始化之后，确保初始化所有的寄存器之后再使用 RTC。
2. 上电初始化期间，寄存器的默认值如下：
 初始值为 0: TEST、WADA、USEL、TE、FSEL[1:0]、TSEL[1:0]、UF、TF、AF、UIE、TIE、TSTP、TMPIN、FOPIN[1:0]。
 初始值为 1: VLF、TSEL[2]
3. 标记为“○”的位，初始化后读为 0。
4. 标记为“●”的位为 RAM，可以用来读写任意数据。
5. 这些位只能写 0: UF、TF、AF、VLF。
6. “TEST”位被厂家用于测试，该位在写操作的时候请一定确保为“0”。“保留位”被厂家用于测试，不要对这些位进行写操作。

6.2 寄存器详细描述

6.2.1 时间寄存器

表8. 秒，分，时 寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x10	SEC	○	BCD 码，秒十位，0-5			BCD 码，秒个位，0-9				0x00
0x11	MIN	○	BCD 码，分十位，0-5			BCD 码，分个位，0-9				0x00
0x12	HOUR	○	○	BCD 码，时十位，0-2		BCD 码，时个位，0-9				0x00

SEC: 秒，BCD 码格式，数值 0~59 循环递增。

MIN: 分钟，BCD 码格式，数值 0~59 循环递增。

HOUR: 小时，BCD 码格式，数值 0~23 循环递增。

表9. 周 寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x13	WEEK	○	6	5	4	3	2	1	0	0x40

WEEK: 周，按 bit 指示，对照表如下，数值按 01h、02h、04h、08h、10h、20h、40h 循环：

表10. WEEK 寄存器值对照表

星期	Data	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
日	01h	0	0	0	0	0	0	0	1
一	02h	0	0	0	0	0	0	1	0
二	04h	0	0	0	0	0	1	0	0



星期	Data	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
三	08h	0	0	0	0	1	0	0	0
四	10h	0	0	0	1	0	0	0	0
五	20h	0	0	1	0	0	0	0	0
六	40h	0	1	0	0	0	0	0	0

同时只能有 1bit 置 1

表11. 日 寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x14	DAY	○	○	BCD 码, 日十位, 0-3		BCD 码, 日个位, 0-9				0x01

DAY: 日, BCD 码格式, 支持大小月、闰年 (2000~2099 年), 数值循环递增, 数值范围见下表:

表12. DAY 寄存器数值范围

月份	数值范围
1, 3, 5, 7, 8, 10, 12	1~31 递增
4, 6, 9, 11	1~30 递增
2月 (平年)	1~28 递增
2月 (闰年)	1~29 递增

表13. 月, 年 寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x15	MONTH	○	○	○	BCD 码, 月十位, 0-1	BCD 码, 月个位, 0-9				0x01
0x16	YEAR	BCD 码, 年十位, 0-9				BCD 码, 年个位, 0-9				0x00

MONTH: 月, BCD 码格式, 数值 1~12 循环递增。

YEAR: 年, BCD 码格式, 数值 0~99 循环递增。对应 2000~2099 年。

例如: 2020/01/01 Wednesday 21:18:36

表14. 时间设置举例

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0x10	SEC	○	0	1	1	0	1	1	0
0x11	MIN	○	0	0	1	1	0	0	0
0x12	HOUR	○	○	1	0	0	0	0	1
0x13	WEEK	○	0	0	0	1	0	0	0
0x14	DAY	○	○	0	0	0	0	0	1
0x15	MONTH	○	○	○	0	0	0	0	1
0x16	YEAR	0	0	1	0	0	0	0	0

6.2.2 闹钟寄存器

表15. 闹钟寄存器



地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x18	MIN Alarm	AE	BCD 码, 分十位, 0-5			BCD 码, 分个位, 0-9				0x00
0x19	HOUR Alarm	AE	●	BCD 码, 时十位, 0-2		BCD 码, 时个位, 0-9				0x00
0x1A	WEEK Alarm	AE	6	5	4	3	2	1	0	0x00
	DAY Alarm		●	BCD 码, 日十位, 0-3		BCD 码, 日个位, 0-9				

设置特定的日、周、小时、分钟值，与 AIE、AF、WADA 配合，产生闹钟中断。

WEEK Alarm/DAY Alarm: WADA 位控制 0x0A 为日或周闹钟设置，详见 0x1D 寄存器 bit3

AE (Alarm Enable): 闹钟使能控制，0-使能；1-去使能

AF 功能位详见 0x1E 寄存器 bit3;

AIE 功能位详见 0x1F 寄存器 bit3

6.2.3 定时器寄存器

表16. 定时器 寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x1B	Timer Counter 0	128	64	32	16	8	4	2	1	0x00
0x1C	Timer Counter 1	32768	16384	8192	4096	2048	1024	512	256	0x00

设置特定的定时器值，向下计数到 0，与 TE、TF、TIE、TSEL[1:0]配合，产生闹钟中断

TE 功能位详见 0x1D 寄存器 bit4;

TF 功能位详见 0x1E 寄存器 bit4;

TIE 功能位详见 0x1F 寄存器 bit4;

TSEL[1:0]功能位详见 0x1D 寄存器 bit2, bit1, bit0 位

6.2.4 扩展寄存器

表17. 扩展寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x1D	Extension Register	FSEL [1]	FSEL [0]	USEL	TE	WADA	TSEL [2]	TSEL [1]	TSEL [0]	0x04

用于指定特定目标的闹钟功能、时间更新中断、设置等。

WADA (Week Alarm/Day Alarm): 0-WEEK 闹钟, 1-DAY 闹钟。

USEL (Update Interrupt Select): 0-每秒中断 (默认), 1-每分钟中断。

TE (Timer Enable): 0-停止定时器中断功能, 1-启动定时器中断功能。

FSEL[1], FSEL[0]和 0x32 寄存器的 FOPIN[1], FOPIN[0]共同作用，确定输出管脚及输出频率，如下表：

表18. FSEL, FOPIN 设置



FOPIN1	FOPIN0	Output pin	FSEL[1]	FSEL[0]	FOUT 频率
0	0	FOUT (CMOS)	0	0	关闭
			0	1	1Hz 输出
			1	0	1024Hz 输出
			1	1	保留配置
0	1	/INT (Open-Drain)	0	0	关闭
			0	1	1Hz 输出
			1	0	1024Hz 输出
			1	1	32768Hz Output

TSEL[2], TSEL[1], TSEL[0]: 定时器计数时钟选择, 如下表:

表19. TSEL 设置

TSEL[2]	TSEL[1]	TSEL[0]	Timer 计数时钟	中断脉冲持续时间
0	0	0	4096Hz (244.14us)	122uS
0	0	1	64Hz (15.625ms)	7.813mS
0	1	0	1Hz (秒)	7.813mS
0	1	1	1/60Hz (分钟)	7.813mS
1	0	0	1/3600Hz (小时)	7.813mS

6.2.5 标志寄存器

表20. 标志寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x1E	Flag Register	○	○	UF	TF	AF	保留位	VLF	○	0x06

UF (Update Flag): 时间更新标志位, 当时间更新中断事件发生时从“0”变为“1”, 并一直保持为“1”直到软件写“0”。

TF (Timer Flag): 定时器标志位, 当固定周期定时中断发生时从“0”变为“1”, 并一直保持为“1”直到软件写“0”。

AF (Alarm Flag): 闹钟标志位, 当闹钟中断发生时从“0”变为“1”, 并一直保持为“1”直到软件写“0”。

VLF (Voltage Low Flag): 电压低标志, 当电压低于 1.3V 时置“1”, 并一直保持为“1”直到软件写“0”。

6.2.6 控制寄存器

表21. 控制寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x1F	Control Register	TEST	STOP	UIE	TIE	AIE	TSTP	保留位	保留位	0x00

TEST: 厂家测试位, 必须为“0”, 禁止用户修改。

UIE (Update Interrupt Enable): 当 UF 从“0”变为“1”时, 这个位决定是否产生中断信号。0-不产生 (/INT 保持高阻状态), 1-产生 (/INT 从高阻变为低电平)。

TIE (Timer Interrupt Enable): 当 TF 从“0”变为“1”时, 这个位决定是否产生中断信号。0-不产生 (/INT 保持高阻状态), 1-产生 (/INT 从高阻变为低电平)。



AIE (Alarm Interrupt Enable): 当 AF 从“0”变为“1”时, 这个位决定是否产生中断信号。0-不产生 (/INT 保持高阻状态), 1-产生 (/INT 从高阻变为低电平)。

TSTP (Timer Stop), 此位用于停止固定周期计时器倒计时。通常和 STOP 位配合使用

STOP, 用于停止计时操作。在“STOP=1”时, 所有计时更新和日历操作停止; 固定周期定时器中断功能部分停止; 可以输出 32768Hz, 但 1Hz 和 1024Hz 输出被禁用。

表22. STOP, TSTP 设置

STOP	TSTP	描述
0	0	TSTP 写“0”, 开始计时
	1	TSTP 写“0”, 计时停止
1	x	设定为 64Hz, 1Hz, 1/60Hz 或者 1/3600Hz 时, 计时器停止。

6.2.7 中断请求寄存器

表23. 中断寄存器

地址	功能	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	默认值
0x32	INT Control	○	保留位	保留位	保留位	○	TMPIN	FOPIN[1]	FOPIN[0]	0x00

1) FOPIN1, FOPIN0 位

FOPIN[1:0]用于选择 FOUT 输出, /INT 或 FOUT。

表24. FOPIN 设置

FOPIN[1]	FOPIN[0]	输出管脚
0	0	FOUT (CMOS)
0	1	/INT (OPEN-DRAIN)

2) TMPIN 位

TMPIN 用于选择计时器输出, /INT 或 FOUT。

表25. TMPIN 设置

TMPIN	输出管脚
0	FOUT (CMOS)
1	/INT (OPEN-DRAIN)



7 I²C 总线接口



I²C 总线接口通过 SCL、SDA 两根线作双向通信。SCL 是时钟线，SDA 是数据线。I²C 设备分为主设备和从设备，INS5101A 只能作为从设备。

7.1 注意事项

I²C 总线包含 START 命令、STOP 命令，为防止 I²C 总线挂死，从 START 命令到 STOP 命令必须在 1 秒内完成。如果超过 1 秒，INS5101A 会重置 I²C 接口。

INS5101A I²C 总线接口既支持单字节读写寄存器，也支持多字节递增访问。访问地址 0xFF 后，下一个增量地址是 0x00。

7.2 总线地址

表26. I²C 总线 Slave 地址

Transfer data	Slave address							R/W
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
65h (Read)	0	1	1	0	0	1	0	1 (Read)
64h (Write)								0 (Write)

INS5101A I²C 总线 Slave 地址是 [0110 010*]。

7.3 总线协议

本节描述基于 CPU 为 I²C 主设备，INS5101A 为 I²C 从设备。

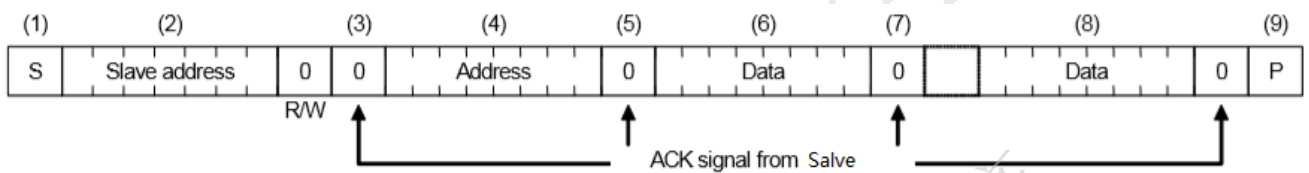
7.3.1 写序列

I²C 总线接口在写地址确定后，后续访问包含地址自增功能，即 I²C 总线接口在写一个字节数据



后，自动将后面写数据的地址自增。

- (1) CPU 发送开始[S]
- (2) CPU 发送 I²C 总线接口从地址，在 R/W 位设置为写模式
- (3) CPU 接收 I²C 总线接口的 ACK
- (4) CPU 发送写地址给 I²C 总线接口
- (5) CPU 接收 I²C 总线接口的 ACK
- (6) CPU 发送写数据给 I²C 总线接口
- (7) CPU 接收 I²C 总线接口的 ACK
- (8) 如果写多字节，重复步骤（6）和（7），地址自增
- (9) CPU 发送停止[P]



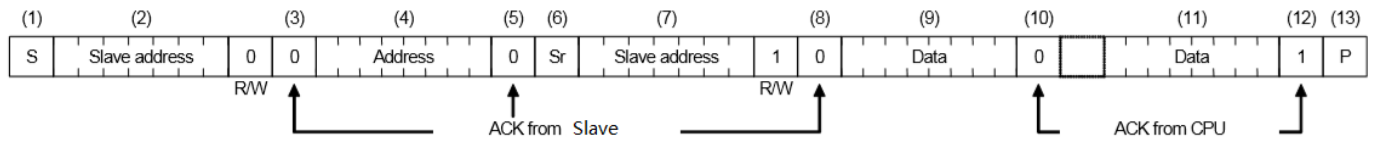
7.3.2 读序列

先用写模式写要读的寄存器地址，然后设置成读模式读取寄存器数据。

- (1) CPU 发送开始[S]
- (2) CPU 发送 I²C 总线接口从地址，在 R/W 位设置为写模式
- (3) CPU 接收 I²C 总线接口的 ACK
- (4) CPU 发送读地址给 I²C 总线接口
- (5) CPU 接收 I²C 总线接口的 ACK
- (6) CPU 发送重新开始[Sr]
- (7) CPU 发送 I²C 总线接口从地址，在 R/W 位设置为读模式
- (8) CPU 接收 I²C 总线接口的 ACK
- (9) CPU 接收 I²C 总线接口读到的数据
- (10) CPU 接收 I²C 总线接口的 ACK
- (11) 如果读多字节，重复步骤（9）和（10），地址自增
- (12) CPU 发送 ACK



(13) CPU 发送停止[P]





8 回流焊曲线

符合标准: IPC/JEDEC J-STD-020

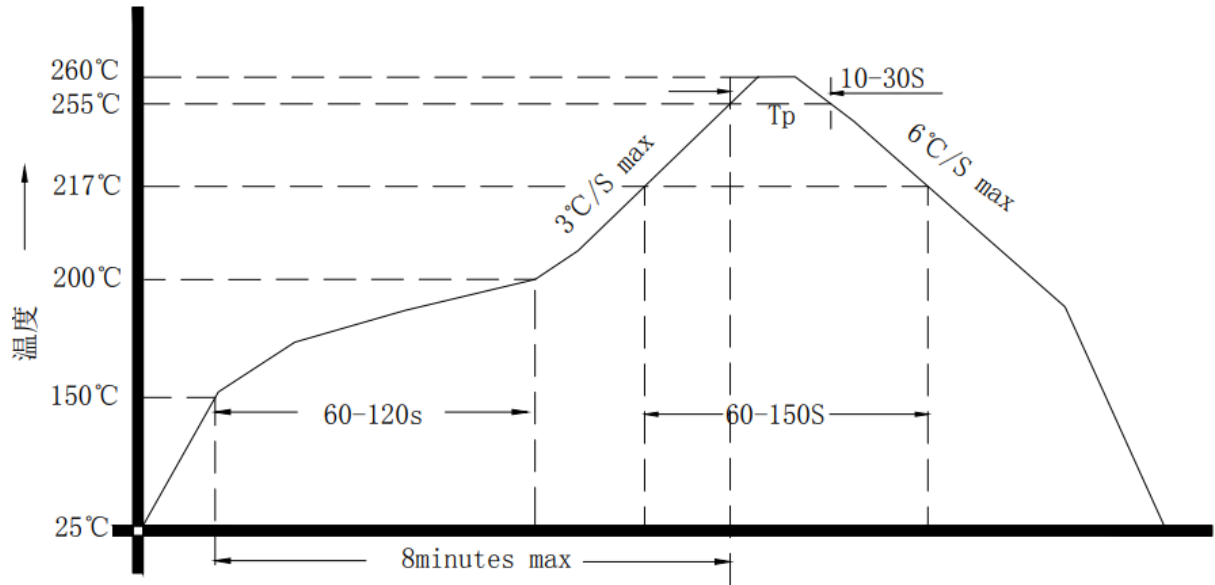


图 3 回流焊曲线

9 封装尺寸图

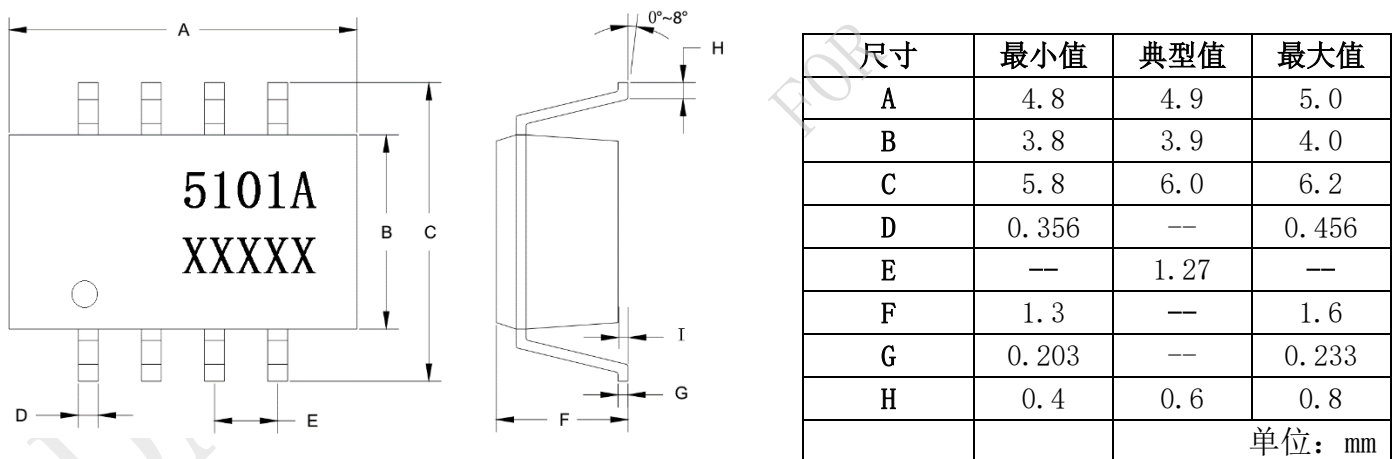


图 4 封装图



10 包装信息

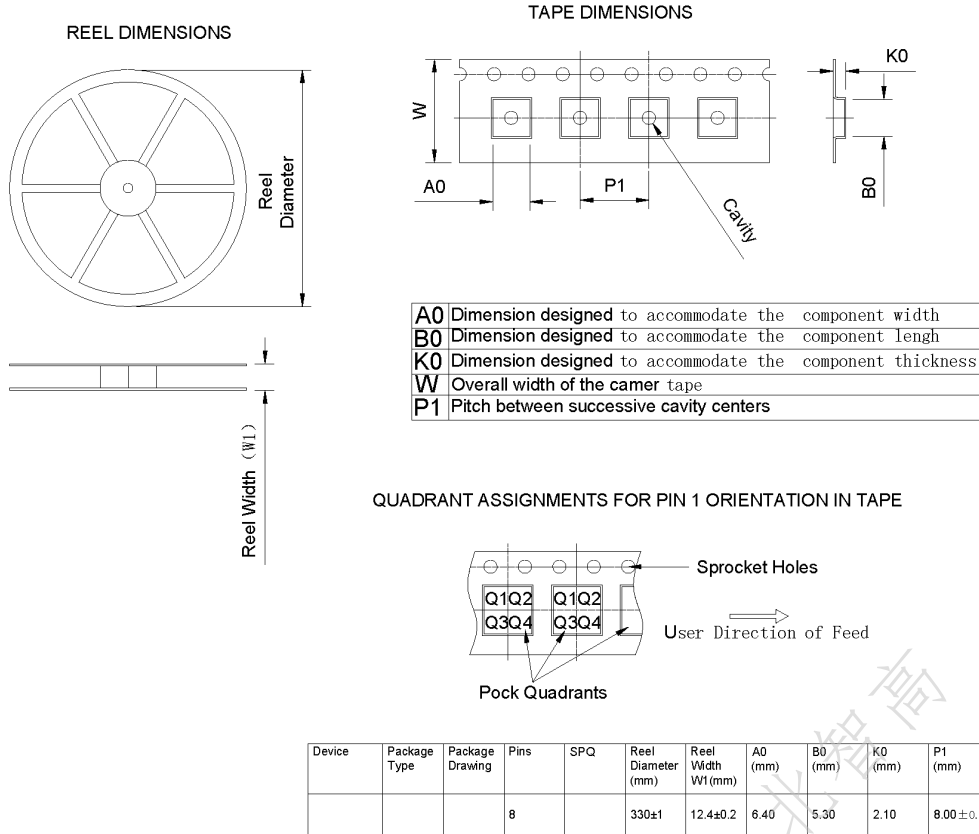


图 5 包装信息